

# Drive On Module

--- DMI-xxxxDx Series ---

## 概要

Drive On Module DMI-xxxxDxシリーズは、不揮発性NANDフラッシュメモリを使用したATA(IDE)インターフェースのストレージドライブです。ATA(IDE)のホスト側コネクタに直接接続する事が可能で、小型装置に最適です。

## 製品仕様

### ・インターフェース

ATA(IDE) (AT Attachment-3 Interface 準拠)

### ・形状

40pin プレーン; 55.4mm(L) x 6.1mm(W) x 29mm(H)

44pin アンゲル; 46.35mm(L) x 37.5mm(W) x 5.9mm(H) (スタンダード・リバースタイプ)

44pin プレーン; 49.0mm(L) x 4.0mm(W) x 32.5mm(H)

### ・性能:

データ転送速度 (PIO mode4, Multi word DMA mode2)	16.6 MB/sec (max.)
Sustained Write	6.0 MB/sec (max.)
Sustained Read	6.5 MB/sec (max.)
Command to DRQ (Sector Read at Ready state)	4ms (max.)
Command to DRQ (Sector Write at Ready state)	700 $\mu$ s(max.)
Data transfer cycle end to ready(Sector write)	2msec (typ.), 200ms (max.)

### ・電源電圧:

5V,  $\pm$  10%

### ・消費電流:

Read operation	23 mA (typ.)
Write operation	28 mA (typ.)
Power down mode	1.2 mA (typ.), 2.0 mA (max.)

### ・環境条件:

動作温度	-40°C ~ 85°C
動作湿度	95% (max.) [結露が無いこと]

### ・信頼性:

保存温度	-45°C ~ 90°C
耐衝撃性	9800 m/s <sup>2</sup> (max.) (3軸方向) [非動作状態]
耐振動性	147 m/s <sup>2</sup> peak (25Hz-2000Hz) [動作状態]
*(振動・衝撃印加試験はインターフェースコネクタを機械的に固定して行っております)	
エラーレート	<1Bit/10 <sup>15</sup> Bit read
ECC	4Bitエラー訂正
データ書換え回数	周囲温度(TA)=-40 TO 85 ° C時: 10万回 周囲温度(Ta)= 0 to 70 ° C時: 30万回

**製品仕様**
**製品ラインナップ**

## 40pin プレーン

型番	総容量[Byte]	総セクタ数	Cylinder	Head	Sector
DMI-128MDG	128,188,416	250,368	978	8	32
DMI-256MDG	256,376,832	500,736	978	16	32
DMI-512MDG	512,483,328	1,000,944	993	16	63

## 44pin アングル・スタンダードタイプ

型番	総容量[Byte]	総セクタ数	Cylinder	Head	Sector
DMI-128MDH	128,188,416	250,368	978	8	32
DMI-256MDH	256,376,832	500,736	978	16	32
DMI-512MDH	512,483,328	1,000,944	993	16	63
DMI-1G02DH	1,024,450,560	2,000,880	1985	16	63

## 44pin アングル・リバースタイプ

型番	総容量[Byte]	総セクタ数	Cylinder	Head	Sector
DMI-128MDI	128,188,416	250,368	978	8	32
DMI-256MDI	256,376,832	500,736	978	16	32
DMI-512MDI	512,483,328	1,000,944	993	16	63
DMI-1G02DI	1,024,450,560	2,000,880	1985	16	63

## 44pin プレーン

型番	総容量[Byte]	総セクタ数	Cylinder	Head	Sector
DMI-128MDJ	128,188,416	250,368	978	8	32
DMI-256MDJ	256,376,832	500,736	978	16	32
DMI-512MDJ	512,483,328	1,000,944	993	16	63
DMI-1G02DJ	1,024,450,560	2,000,880	1985	16	63

使用条件

記号	項目	最小	標準	最大	単位
V <sub>IN</sub> / V <sub>OUT</sub>	入出力信号電圧	-0.3	—	V <sub>CC</sub> + 0.3	V
V <sub>CC</sub>	電源電圧(最大定格)	-0.6	—	6.0	V
V <sub>CC</sub>	電源電圧(動作条件)	4.5	5.0	5.5	V
T <sub>opr</sub>	動作温度	-40	—	85	°C
T <sub>stg</sub>	保存温度	-45	—	90	°C

DC特性 (Ta= -40°C ~ 85°C, V<sub>CC</sub> = 5.0 V ± 10%)

記号	項目	標準	最大	単位
I <sub>CCR</sub>	動作電流 (Read)	23	—	mA
I <sub>CCW</sub>	動作電流 (Write)	28	—	mA
I <sub>CCS</sub>	Power down mode 電流	1.2	2.0	mA

入力特性

記号	項目	最小	標準	最大	単位	テスト条件
I <sub>xZ</sub>	Input leakage current	-1	-	1	uA	V <sub>IH</sub> =V <sub>CC</sub> , V <sub>IL</sub> =GND
I <sub>xU</sub>	Pull-up Register	50	-	500	k	V <sub>CC</sub> =5.0V
I <sub>xD</sub>	Pull-down Register	50	-	500	k	V <sub>CC</sub> =5.0V

注: xには下記タイプ番号が入ります。ピン配置の入力信号 PIN TYPEを参照下さい。

タイプ番号	記号	項目	最小	標準	最大	単位
1	V <sub>IH</sub>	Input High Voltage	2.0	-	-	V
	V <sub>IL</sub>	Input Low Voltage	-	-	1.0	
2	V <sub>T+</sub>	Input High Voltage CMOS with Schmitt trigger		2.1	2.5	
	V <sub>T-</sub>	Input Low Voltage CMOS with Schmitt trigger	0.9	1.2		
3	V <sub>T+</sub>	Input High Voltage with Schmitt trigger		1.8	2.0	
	V <sub>T-</sub>	Input Low Voltage with Schmitt trigger	0.8	1.1		

出力特性

記号	項目	条件
OZx	Tri-State N-P Channel	I <sub>OH</sub> & I <sub>OL</sub>
ONx	N-Channel only	I <sub>OL</sub> Only

注: xは下記タイプ番号が入ります。ピン配置の出力信号 PIN TYPEを参照下さい。

タイプ番号	記号	項目	最小	標準	最大	単位	テスト条件
1	V <sub>OH</sub>	Output High Voltage	V <sub>CC</sub> - 0.8	—	—	V	I <sub>OH</sub> = -4mA I <sub>OL</sub> = 4mA
	V <sub>OL</sub>	Output Low Voltage	—	—	Gnd + 0.4		

ピン配置

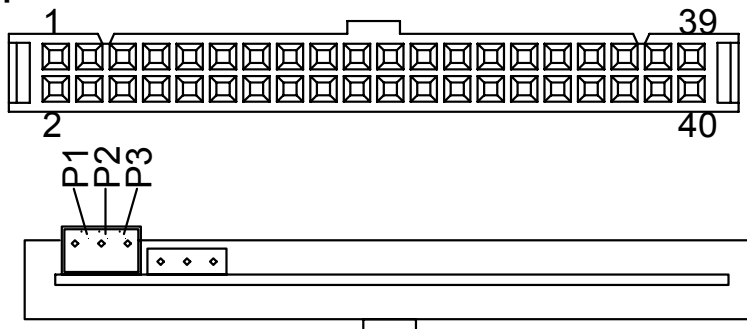
Pin	Signal Name	In/Out Type	Pin Type
1	RESET-	I	I3U
3	DD7	I/O	I3Z,OZ1
5	DD6	I/O	I3Z,OZ1
7	DD5	I/O	I3Z,OZ1
9	DD4	I/O	I3Z,OZ1
11	DD3	I/O	I3Z,OZ1
13	DD2	I/O	I3Z,OZ1
15	DD1	I/O	I3Z,OZ1
17	DD0	I/O	I3Z,OZ1
19	GND	—	Ground
21	DMARQ	O	OZ1
23	DIOW-	I	I3U
25	DIOR-	I	I3U
27	IORDY	O	ON1
29	DMACK-	I	I2U
31	INTRQ	O	OZ1
33	DA1	I	I2Z
35	DA0	I	I2Z
37	CS0-	I	I2U
39	DASP-	I/O	I3U,ON1
41	Vcc	—	Power
43	Ground	—	Ground

Pin	Singal Name	In/Out Type	Pin Type
2	GND	—	Ground
4	DD8	I/O	I3Z,OZ1
6	DD9	I/O	I3Z,OZ1
8	DD10	I/O	I3Z,OZ1
10	DD11	I/O	I3Z,OZ1
12	DD12	I/O	I3Z,OZ1
14	DD13	I/O	I3Z,OZ1
16	DD14	I/O	I3Z,OZ1
18	DD15	I/O	I3Z,OZ1
20	Keypin / Vcc	—	NC/Power
22	GND	—	Ground
24	GND	—	Ground
26	GND	—	Ground
28	CSEL	—	NC
30	GND	—	Ground
32	IOCS16-	O	ON1
34	PDIAG-	I/O	I4U,ON1
36	DA2	I	I2Z
38	CS1-	I	I2U
40	GND	—	Ground
42	Vcc	—	Power
44	Reserved	—	NC

40pin type is possible to supply 5V power supply from 20PIN.44pinタイプの20pinは未接続端子です。

CSEL端子(28pin)は未接続です。

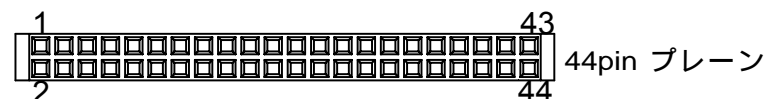
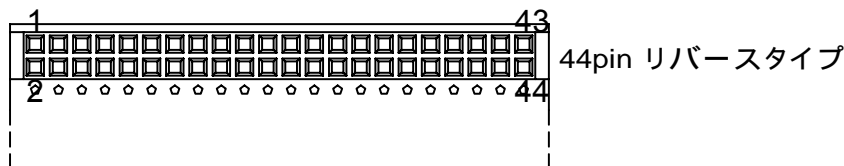
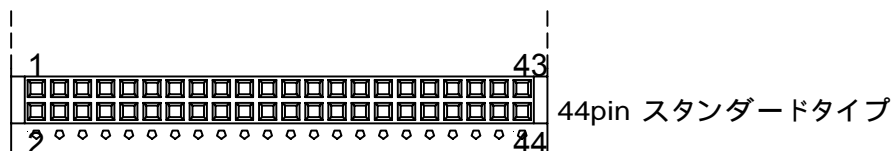
40pin タイプ



Pin	Signal Name
P1	Vcc
P2	GND
P3	GND

P1-3端子は電源ケーブルを接続します。  
外形寸法図(6ページを参照下さい)

44pin タイプ

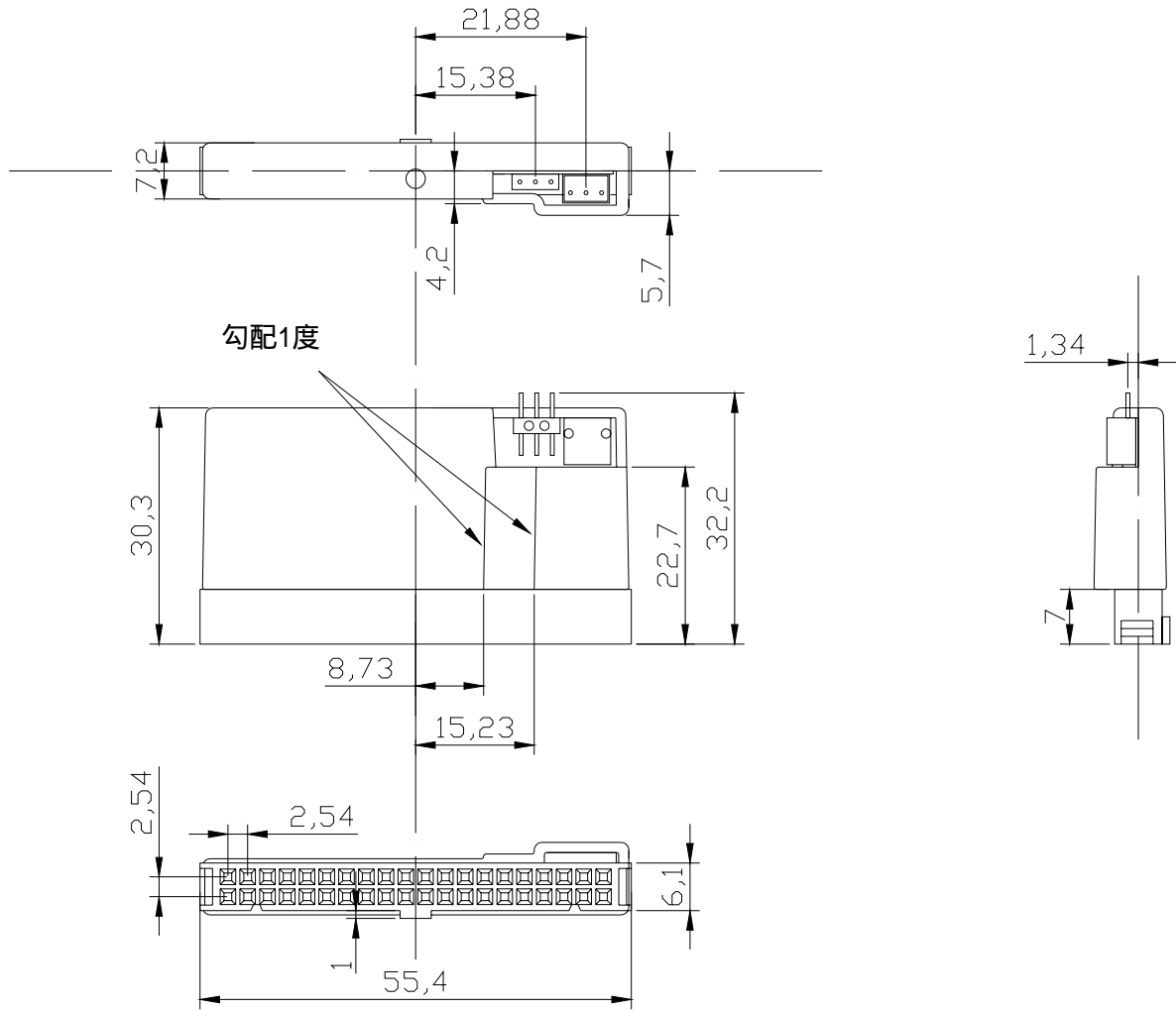


信号記述

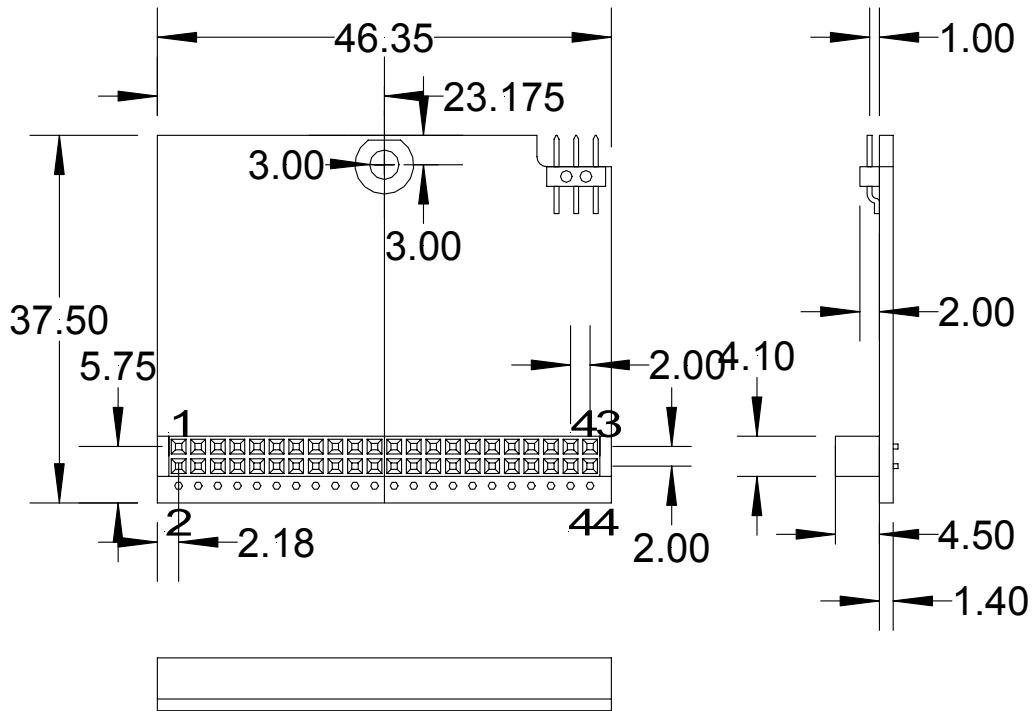
Signal Name	Type	Pin No.	Description
RESET-	I	1	リセット入力信号です。
CS(0:1)-	I	37,38	チップセレクト信号です。
DA(0:2)	I	35,33,36	内部レジスタのアドレス入力信号です。
DD(0:15)	I/O	18-3	データバスです。ホストとドライブの間でレジスタ・データポートアクセス時にデータを転送するために使われます。(DD0 は LSB、DD15 は MSB です。)
DMACK-	I	29	DMA 転送時に DMARQ に対して、データを受け取るかデータを用意できたことを通知するためにホストが使う信号です。
DMARQ	O	21	DMA リクエスト信号です。DMA データ転送の準備ができたときにドライブがセットします。
DIOR-	I	25	リードストロープ信号です。レジスタ・データポートリードに使用します。
DIOW-	I	23	ライトストロープ信号です。レジスタ・データポートライトに使用します。
IORDY	O	27	レジスタ・データポートアクセス時のレディー信号です。
INTRQ	O	31	ホストへのインタラプト信号です。ドライブが選択されホストが Device Control レジスタの nIEN ビットがイネーブルのときに有効です。nIEN ビットがディセーブルの時もしくはドライブが選択されていない時、この出力はハイ・インピーダンス状態になります。 ホストが Status register を読んだ時、Command register に書き込んだ時、DRQ がリセットされた時、INTRQ は解除されます。
IOCS16-	O	32	16 ビット・データ転送モードであることをホストへ通知する信号。
DASP-	O	39	ドライブがアクセス時にアクティブとなります。マスタ/スレープモードの時にマスタドライブにスレープドライブの存在を通知するためにも使われます。
PDIAG-: CBLID-	I/O	34	マスタ/スレープモードにおいて、スレープドライブの存在をマスタドライブに通知するためとマスタとスレープの間で Diagnostic コマンドの結果を知らせるために使われます。
CSEL	NC	28	ケーブルセレクト端子です。本製品は未接続です。
KEY/Vcc	NC/ Power	20	未接続端子です。40pin タイプは 5V 電源として仕様できます。
GND	GND	2,19,22,24, 26,30,40	グラウンド

外形寸法図

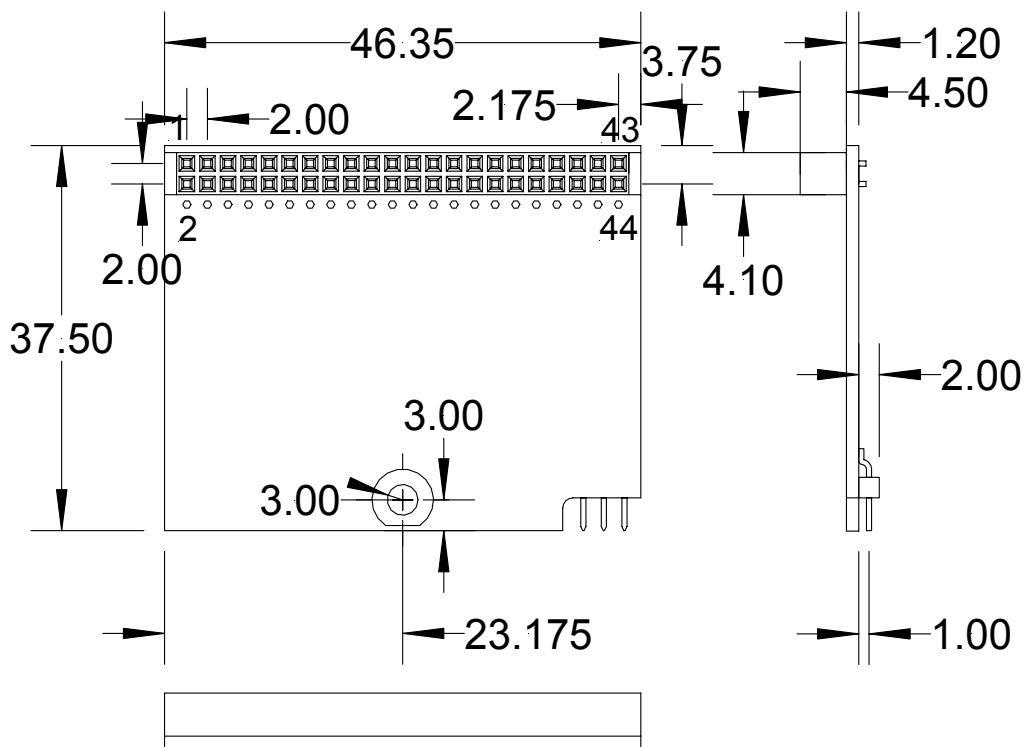
40pin プレーンタイプ



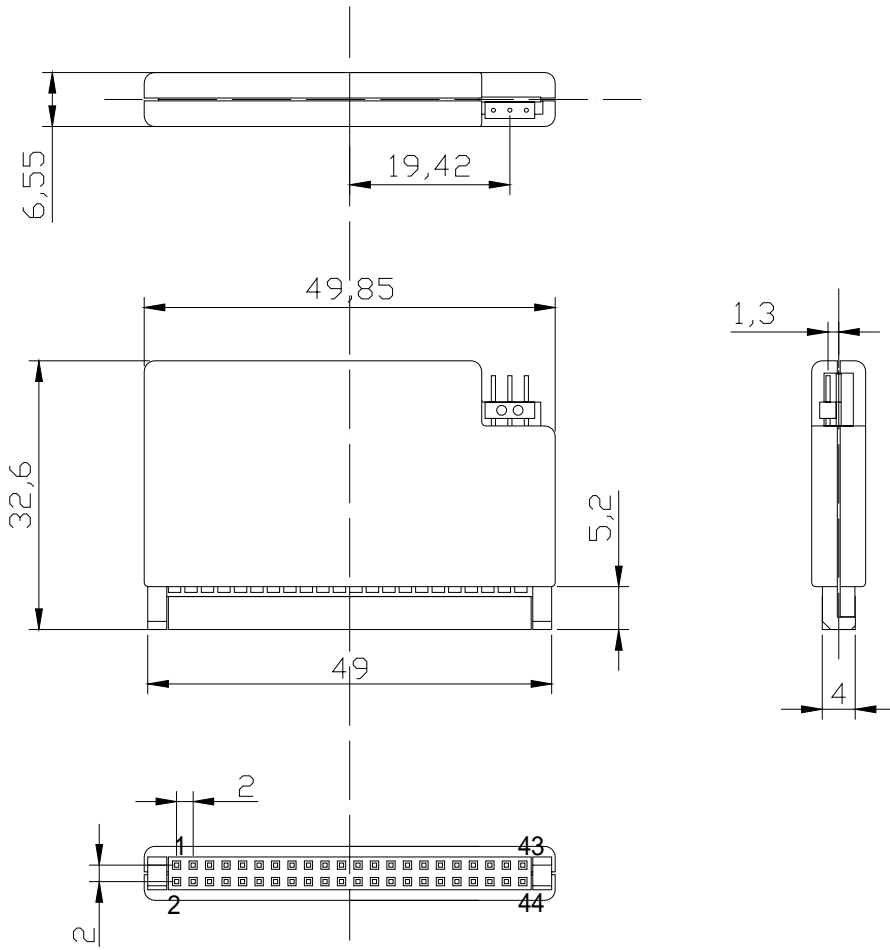
44pin アングル スタンダードタイプ



44pin アングル リバースタイプ



44pin プレーン



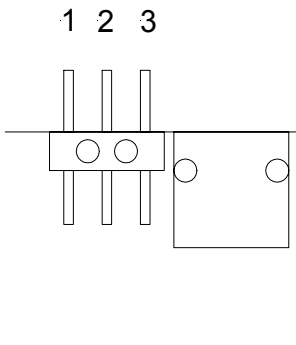


マスター/スレーブ設定

・40Pin プレーンタイプ

マスター/スレーブの設定は、下記端子のショートにより設定します。

1-2ショート	2-3ショート
Slave	Master

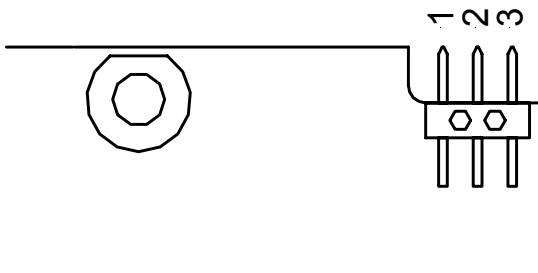


・44Pin アンクル(スタンダード/リバース)タイプ

・44Pin スタンダードタイプ

マスター/スレーブの設定は、下記端子のショートにより設定します。

1-2ショート	2-3ショート
Slave	Master



**Task File Register specification**

Access to Module is performed using the register shown below.

Address					READ REGISTER	WRITE REGISTER
CS1-	CS0-	DA2	DA1	DA0		
H	L	L	L	L	Data register	Data register
H	L	L	L	H	Error register	Features register
H	L	L	H	L	Sector count	Sector count
H	L	L	H	H	Sector number / LBA Bit 7-0	Sector number / LBA Bit 7-0
H	L	H	L	L	Cylinder low / LBA Bit 15-8	Cylinder low / LBA Bit 15-8
H	L	H	L	H	Cylinder high / LBA Bit 23-16	Cylinder high / LBA Bit 23-16
H	L	H	H	L	Device/Head register / LBA Bit 27-24	Device/Head register / LBA Bit 27-24
H	L	H	H	H	Status register	Command register
L	H	H	H	L	Alternate status register	Device control register

**Data register**

ライト/リード可能なレジスタです。ホストとドライブ間でのデータ転送に使用されます。

Bit															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DD[15:8]								DD[7:0]							

**Error register**

リード専用レジスタです。Status registerのエラービット(Bit 0)が"1"のときに有効です。

Error registerは、ATAコマンドによってBitの割当てや値が異なるビットがあります。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0	UNC or WTERR	0	IDNF	0	ABRT	0	AMNF

Bit	Name	Function
7	Reserved	Reserved Bit
6	UNC (Uncorrectable Data Error) or WTERR(Write Error)	Read コマンドのデータ転送中に訂正不可エラーが発見されたことを示します。または、ライトプロテクト領域にライトが行われた、あるいは代替ブロック数が 3%以下の状態にライトが行われた場合、このビットが設定されます。
4	IDNF (ID Not Found)	要求されたセクタが見つけれなかったことを示します
2	ABRT (Aborted Command)	要求されたコマンドがアボートされたことを示します。エラー発生時、Status register と Error register は原因を特定するために使われます。
0	AMNF (Address Mark Not Found)	一般的なエラー発生時にこのビットが設定されます。

### Features register

ライト専用レジスタです。このレジスタへの書き込みは、ATAコマンドに依存するため、Bitの割当てや値がコマンドごとに定義されています。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Features byte							

### Sector count register

ライト/リード可能なレジスタです。このレジスタは、ホストとドライブの間でライトまたはリード時に要求されるデータのセクタ数を設定します。このレジスタの値が"00h"の場合、256のセクタ数が設定されます。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Sector count byte							

### Sector number register

ライト/リード可能なレジスタです。このレジスタへの書き込み値は、ATAコマンドに依存するため、Bitの割当てや値がコマンドごとに定義されています。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Sector number byte							

### Cylinder Low register

ライト/リード可能なレジスタです。各アドレスモードにより下記の設定を行います。

CHSモード : シリンダの下位バイトの設定

LBAモード : LBA[7:0]の設定

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Cylinder low register byte							

### Cylinder High register

ライト/リード可能なレジスタです。各アドレスモードにより下記の設定を行います。

CHSモード : シリンダの上位バイトの設定

LBAモード : LBA[15:8]の設定

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Cylinder high register byte							

## Device/Head register

ライト/リード可能なレジスタです。このレジスタは、ATAコマンドによってビットの割当てや値が異なります。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
obs	LBA	obs	DEV	Head select			

Bit	Name	Function
7	obs (Obsolete)	このビットは"1"にセットされます
6	LBA	このビットは、CHS モードあるいは LBA モードの選択に使用されるフラグです。LBA=0 の場合は CHS モードが選択され、LBA=1 の場合は LBA モードが選択されます。LBA モードでは、論理ブロックアドレスは以下のように割当てられます。 LBA07-00: Sector number register D7-0 LBA15-08: Cylinder low register D7-0 LBA23-16: Cylinder high register D7-0 LBA27-24: Device/Head register HS3-0
5	obs (Obsolete)	このビットは"1"にセットされます
4	DEV (Device select)	このビットは、マスタ/スレーブ構成においてマスタ(ドライブ0)およびスレーブ(ドライブ1)を選択するのに使用されます。"0"がセットされた時、ドライブはマスタとして選択されます。
3-0	HS3-HS0 (Head select)	このビットは、ヘッド番号を選択するのに使用します。Bit3はMSBです。 LBA ビットが"1"の場合、HS3-0 は LBA モードのビット 27-24 を示します。

## Status register

リード専用のレジスタです。コマンド実行時のドライブ状態をホストに通知します。内容は、デバイスが実行したコマンドの経過、その時点での状態が反映されます。INTRQ信号がアサートされているときにStatus registerを読み出すことでINTRQ信号をネゲートさせることができます。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
BSY	DRDY	DF	DSC	DRQ	CORR	obs	ERR

Bit	Name	Function
7	BSY (Busy)	このビットは、ドライブ内部処理実行時に"1"になります。このビットが"1"の時には、このレジスタの他のビットは無効になります。
6	DRDY (Device Ready)	ドライブの内部処理を終了し、ホストからアクセスが受け付け可能になったときに、このビットは"1"がセットされます。
5	DF (Device Fault)	ドライブ内部でリード/ライトコマンド実行中に不良が発生したときにこのビットに"1"がセットされます。
4	DSC (Device Seek Complete)	ドライブシークが完了したときに、このビットに"1"がセットされます。
3	DRQ (Data Request)	ホストと Data register 間にデータ転送の準備が整った時に、このビットに"1"がセットされます。ドライブが他のコマンドを受け取ると"0"にクリアされます。
2-1	obs (Obsolete)	このビットは"0"がセットされます。
0	ERR (Error)	入力されたコマンド処理中にエラーが発生した場合、このビットが"1"にセットされます。エラーの補足情報は Error register にセットされます。このビットは、次のコマンド入力によりクリアされます。

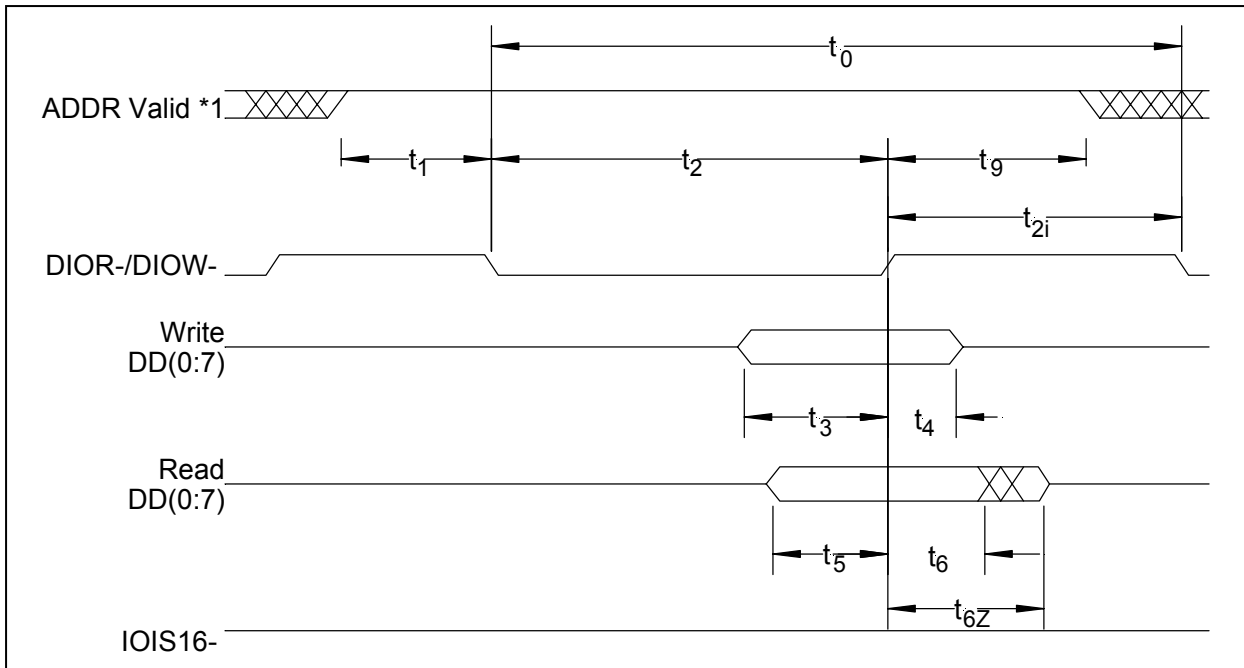
## Alternate Status register

このレジスタはStatus Registerと同様です。このレジスタを読み出してもINTRQ信号をネゲートしないことのみ動作が異なります。

## Command register

書きこみ専用レジスタです。このレジスタにコマンドコードを書きこむことによりコマンド処理を開始します。

データ転送タイミング



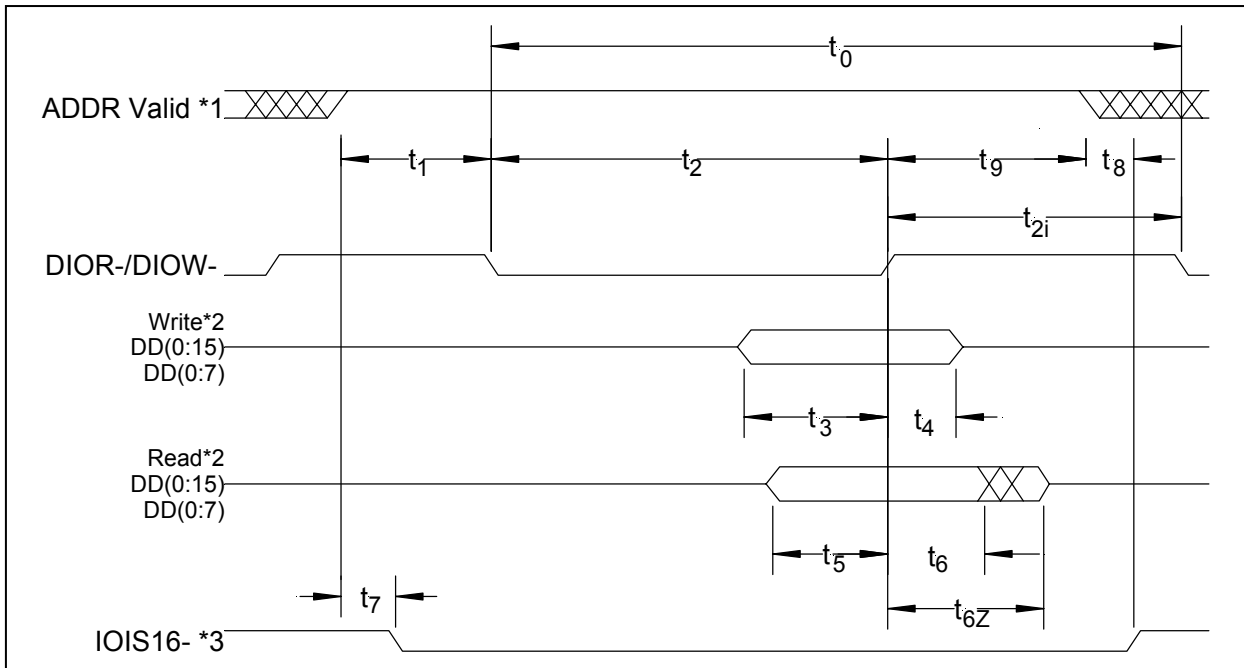
Register transfer to/from device

Symbol	Parameter	Mode0	Mode1	Mode2	Mode3	Mode4
		ns	ns	ns	ns	ns
t <sub>0</sub>	Cycle Time (min)	600	383	330	180	120
t <sub>1</sub>	Address Valid to DIOR-/DIOW- Setup (min)	70	50	30	30	25
t <sub>2</sub>	DIOR-/DIOW- (min)	290	290	290	80	70
t <sub>2i</sub>	DIOR-/DIOW- recovery time (min)	-	-	-	70	25
t <sub>3</sub>	DIOW- data setup (min)	60	45	30	30	20
t <sub>4</sub>	DIOW- data hold (min)	30	20	15	10	10
t <sub>5</sub>	DIOR- data setup (min)	50	35	20	20	20
t <sub>6</sub>	DIOR- data hold (min)	5	5	5	5	5
t <sub>6Z</sub>	DIOR- data tristate (max)	30	30	30	30	30
t <sub>9</sub>	DIOR-/DIOW- to address valid hold (min)	20	15	10	10	10

Notes:

1. ADDR Valid consists of -CS0, -CS1, and A2 to A0.
2. Device never negates IORDY : No wait is generated.

PIO data transfer to/from device

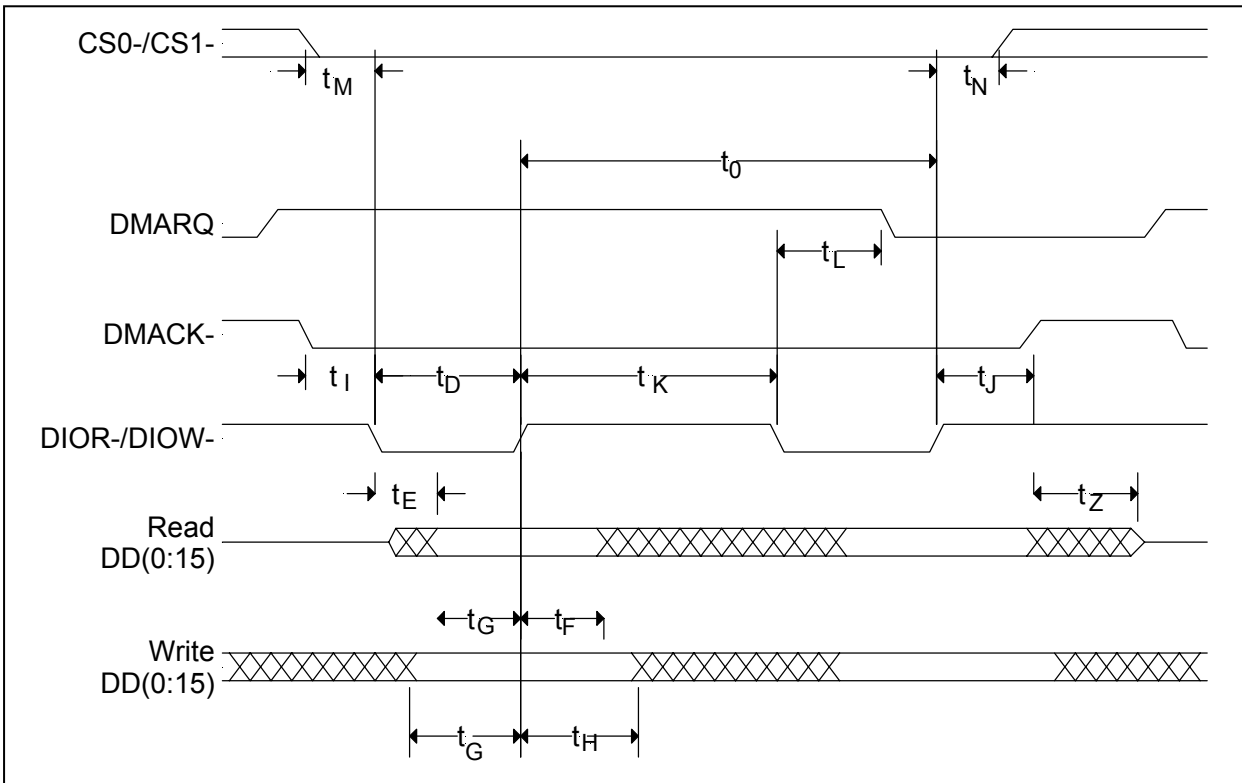


Symbol	Parameter	Mode0	Mode1	Mode2	Mode3	Mode4
		ns	ns	ns	ns	ns
$t_0$	Cycle Time (min)	600	383	240	180	120
$t_1$	Address Valid to DIOR-/DIOW- Setup (min)	70	50	30	30	25
$t_2$	DIOR-/DIOW- (min)	165	125	100	80	70
$t_{2i}$	DIOR-/DIOW- recovery time (min)	-	-	-	70	25
$t_3$	DIOW- data setup (min)	60	45	30	30	20
$t_4$	DIOW- data hold (min)	30	20	15	10	10
$t_5$	DIOR- data setup (min)	50	35	20	20	20
$t_6$	DIOR- data hold (min)	5	5	5	5	5
$t_{6Z}$	DIOR- data tristate (max)	30	30	30	30	30
$t_7$	Addr valid to IOCS16- assertion (max)	5	5	5	5	5
$t_8$	Addr valid to IOCS16- negation (max)	5	5	5	5	5
$t_9$	DIOR-/DIOW- to address valid hold (min)	20	15	10	10	10

Notes:

1. ADDR Valid consists of CS0-, CS1-, and A2 to A0.
2. Data consists of D15 to D0 (16-bit) or D7 to D0 (8-bit).
3. IOIS16- is shown for PIO mode 0, 1 and 2. For other mode, this signal is ignore
4. Device never negates IORDY : No wait is generated.

Multiword DMA data transfer



Symbol	Parameter	Mode0 ns	Mode1 ns	Mode2 ns
$t_0$	Cycle time (min)	480	150	120
$t_D$	DIOR-/DIOW- (min)	215	80	70
$T_E$	DIOR- data access (max)	150	60	50
$T_F$	DIOR- data hold (min)	5	5	5
$t_G$	DIOR-/DIOW- data setup (min)	100	30	20
$t_H$	DIOW- data hold (min)	20	15	10
$t_I$	DMACK to DIOR-/DIOW- setup (min)	0	0	0
$t_J$	DIOR-/DIOW- to DMACK hold (min)	20	5	5
$T_{KR}$	DIOR- negated pulse width (min)	50	50	25
$t_{KW}$	DIOW- negated pulse width (min)	215	50	25
$t_{LR}$	DIOR- to DMARQ delay (max)	120	40	35
$t_{LW}$	DIOW- to DMARQ delay (max)	40	40	35
$t_M$	CS(1:0) valid to DIOR-/DIOW- (min)	50	30	25
$t_N$	CS(1:0) hold (min)	15	10	10
$t_Z$	DMACK- to tristate (max)	20	25	25

## 当社半導体製品取り扱い上のお願い

040604HS

- 当社は品質、信頼性の向上に努めておりますが、一般に半導体製品は誤作動したり故障することがあります。当社半導体製品をご使用いただく場合は、半導体製品の誤作動や故障により、生命・身体・財産が侵害されることのないように、購入者側の責任において、機器の安全設計を行うことをお願いします。  
なお、設計に際しては、最新の製品仕様をご確認の上、製品保証範囲内でご使用いただくと共に、考慮されるべき注意事項や条件について「東芝半導体製品の取り扱い上のご注意とお願い」、「半導体信頼性ハンドブック」などをご確認ください。
- 本資料に掲載されている製品は、一般的電子機器（コンピュータ、パーソナル機器、事務機器、計測機器、産業用ロボット、家電機器など）に使用されることを意図しています。特別に高い品質・信頼性が要求され、その故障や誤作動が直接人命を脅かしたり人体に危害を及ぼす恐れのある機器（原子力制御機器、航空宇宙機器、輸送機器、交通信号機器、燃焼制御、医療機器、各種安全装置など）にこれらの製品を使用すること（以下“特定用途”という）は意図もされていませんし、また保証もされていません。本資料に掲載されている製品を当該特定用途に使用することは、お客様の責任でなされることとなります。
- 本資料に掲載されている製品は、外国為替および外国貿易法により、輸出または海外への提供が規制されているものです。
- 本資料に掲載されている技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社および第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 本資料に掲載されている製品を、国内外の法令、規則および命令により製造、販売を禁止されている応用製品に使用することはできません。
- 本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。